



# Planificaciones

6619 - Circuitos de Pulsos

Docente responsable: FUCHS JORGE HECTOR ANTONIO

## OBJETIVOS

Que el alumno:

- Conozca las prestaciones y los requerimientos de las distintas familias de compuertas lógicas.
- pueda obtener e interpretar correctamente la información de los manuales de circuitos integrados lógicos.
- En base a lo anterior pueda interconectar compuertas pertenecientes a una misma familia o a familias distintas, e interconectar una compuerta con otros dispositivos.
- Maneje conceptos básicos de circuitos de temporización, como así también su análisis y síntesis.
- Conozca los distintos tipos de memorias y sus características eléctricas.
- Maneje el concepto de conversor A/D y D/A, como así también sus principales especificaciones.

## CONTENIDOS MÍNIMOS

-

### PROGRAMA SINTÉTICO

Conformación de pulsos. Circuitos recortadores y enclavadores. Transistor en conmutación. Familias lógicas de circuitos integrados. Características. Transferencia. Lógicas TTL, ECL y CMOS. Comparación entre familias. Interfaces entre compuertas de diferentes familias. Interfaces entre compuertas y otros dispositivos (relevadores, Leds, transistores, etc.). Circuitos de tiempo. Monoestables. Astables. Implementación con compuertas CMOS. Circuitos de tiempo integrados. Schmitt Trigger. Celdas de memoria RAM bipolares y MOS. Conversores A/D y D/A.

### PROGRAMA ANALÍTICO

Conformación de pulsos. Circuitos con diodos y resistores. Recta de carga. Característica dinámica. Circuitos recortadores. Circuitos enclavadores. Régimen permanente y transitorio. Teorema del área. Transistor en conmutación con carga capacitiva e inductiva. Seguidor emisor con carga capacitiva.

Familias lógicas de circuitos integrados. Introducción. Concepto de parámetros de manuales.  $V_{oh}$ ,  $V_{ol}$ ,  $V_{ih}$ ,  $V_{il}$ , etc. Margen de ruido. Fan out. Corrientes de entrada y salida. Fan in. Tiempos de propagación. Consumo. Factor de mérito. Lógica de diodos. Limitaciones. Lógica RTL. Lógicas DTL y HTL. Curvas de transferencia.

Lógica TTL. Evolución a partir de DTL. Característica de transferencia. Especificaciones de manuales. Cálculo del Fan out. Familias TTL. Familias TTL Schottky. Otras compuertas TTL integradas. TTL de colector abierto. TTL tristate. TTL de bajo voltaje.

Lógica ECL. Característica de transferencia. Fan out. Salidas complementarias. Familias ECL. Ventajas e inconvenientes. Usos.

Lógicas NMOS y PMOS. Curvas de transferencia del inversor. Ecuaciones analíticas. Compuertas, apilamiento. Tiempos. Consumo. Implementación de funciones.

Lógica CMOS. Disposición física. Deducción gráfica y analítica de la curva de transferencia del inversor. Compuertas de distintos tipos. Distintas familias CMOS. Familias CMOS compatibles con TTL. Tiempos. Consumo. CMOS de drenaje abierto. CMOS tristate. Implementación de funciones. CMOS de bajo voltaje. Manipulación de CMOS.

Comparación entre compuertas de diferentes familias respecto a distintos parámetros (velocidad, consumo, inmunidad al ruido, Fan out, densidad de integración, etc.)

Interfaces entre compuertas de diferentes familias. Interfaces entre compuertas y otros dispositivos (relevadores, Leds, etc.)

Circuitos de tiempo. Monoestables. Concepto de retriggerable. Cálculo de  $T_m$ . Astables. Ciclo de trabajo. Cálculo de  $T_a$ . Implementación con compuertas CMOS. Circuitos de tiempo integrados: CD4047 y LM555. Aplicaciones.

Concepto de Schmitt Trigger. Aplicaciones.

Memorias. Celdas de memoria RAM bipolares y MOS. Celdas dinámicas y estáticas. Características de consumo y velocidad. Direccionamiento lineal y por coincidencia x-y.

Convertidores. Conversor digital - analógico. Distintos tipos. Especificaciones. Comparación entre los mismos. Conversor analógico - digital. Distintos tipos. Especificaciones. Comparación entre los mismos. Aplicaciones.

## **BIBLIOGRAFÍA**

Diseño Digital. Principios y Prácticas.  
John F. Wakerly.  
Tercera Edición - Prentice Hall

Electrónica Digital Integrada.  
Herbert Taub - Donald Schilling.  
Marcombo.

Circuitos de Pulsos, Digitales y de Conmutación.  
Jacob Millman - Herbert Taub.  
Mc Graw - Hill.

Hojas de Datos. Ver Links en <http://www.fi.uba.ar/materias/6619>  
Notas de Aplicación. Ver Links en <http://www.fi.uba.ar/materias/6619>

## **RÉGIMEN DE CURSADA**

### **Metodología de enseñanza**

La materia se desarrollará en forma teórico práctica, en dos cursos. En el primero de ellos, teórico, se expondrán fundamentalmente los temas conceptuales y se realizarán ejemplos de aplicación, sin entrar en resoluciones de tipo práctico. En los segundos, en cambio, se tratarán principalmente los aspectos prácticos de la materia, relacionando permanentemente dichos aspectos prácticos con los temas desarrollados en forma teórica.

El método de evaluación elegido incluye, de acuerdo con lo establecido por la Facultad según Res. 1975/99, una Evaluación Parcial escrita, y una Evaluación Integradora final, teórico práctica, la que podrá ser oral o escrita. A través de las mismas se pretende reconocer el grado de entendimiento de los temas, la capacidad adquirida para razonar la solución de los problemas planteados y la aplicación integral de las herramientas analizadas en casos de análisis y diseño de circuitos y sistemas.

La promoción de la materia requiere en primera instancia la aprobación de la evaluación Parcial y del Trabajo Práctico, así como el cumplimiento del 75% de asistencia a las clases prácticas, y el cumplimiento de los requisitos académicos a ser establecidos para tal fin. Una vez habilitado, el alumno deberá rendir y aprobar la evaluación Integradora, en las fechas y plazos establecidos por la Resolución mencionada más arriba.

Los alumnos que se inscriban para cursar la materia deberán confirmar su inscripción al curso respectivo durante la primer semana de clases, sin excepción. En la semana de clase que indica el calendario de la facultad se procederá a verificar el cumplimiento del requisito de aprobación o cursado de las correlativas previas mencionadas, mediante la presentación de la libreta universitaria por parte del alumno. No podrán continuar con el cursado quienes no figuren como mínimo habilitados para rendir el Coloquio Integrador de las materias correlativas previas.

Para poder rendir el coloquio integrador final los alumnos deberán inscribirse en las fechas previstas por el Calendario Académico de la Facultad, debiendo constar en su libreta universitaria la correspondiente habilitación para rendir tal coloquio. No podrán rendir quienes no se hayan inscripto o no figuren habilitados.

### **Modalidad de Evaluación Parcial**

Evaluación parcial escrita.

Unidades temáticas incluidas:

Conformación de pulsos

Familias lógicas bipolares

Familias lógicas MOS

Interfaces

**CALENDARIO DE CLASES**

Semana	Temas de teoría	Resolución de problemas	Laboratorio	Otro tipo	Fecha entrega Informe TP	Bibliografía básica
<1> 11/03 al 16/03	Introducción a la materia	Verificación de inscripción - Introducción a la materia				
<2> 18/03 al 23/03	Conformación de pulsos	Conformación de pulsos				
<3> 25/03 al 30/03	Conformación de pulsos	Conformación de pulsos				
<4> 01/04 al 06/04	Familias - Parámetros - DL, RTL, DTL, HTL	Familias - Parámetros - DL, RTL, DTL, HTL				
<5> 08/04 al 13/04	TTL	TTL				
<6> 15/04 al 20/04	ECL - MOS	ECL - MOS				
<7> 22/04 al 27/04	CMOS	CMOS				
<8> 29/04 al 04/05	Comparación entre familias - Interfaces	Comparación entre familias - Interfaces				
<9> 06/05 al 11/05	Consultas	Consultas	Elección de tema de Trabajo Práctico a desarrollar e implementar		Elección de tema de Trabajo Práctico a desarrollar e implementar	
<10> 13/05 al 18/05	Evaluación parcial	Evaluación parcial				
<11> 20/05 al 25/05	Circuitos de tiempo	Circuitos de tiempo				
<12> 27/05 al 01/06	Circuitos de tiempo	Recuperatorio parcial				
<13> 03/06 al 08/06	Circuitos de tiempo	Circuitos de tiempo				
<14> 10/06 al 15/06	Memorias	Memorias				
<15> 17/06 al 22/06	Conversores	Conversores				
<16> 24/06 al 29/06	Consultas	Recuperatorio parcial Consultas	Presentación del Trabajo Práctico		Presentación del Trabajo Práctico	

## CALENDARIO DE EVALUACIONES

### Evaluación Parcial

Oportunidad	Semana	Fecha	Hora	Aula
1º	10	15/05	19:00	
2º	12	29/05	19:00	
3º	16	26/06	19:00	
4º				