



Planificaciones

6661 - Tecnología de Circuitos Integrados

Docente responsable: GARCIA INZA MARIANO ANDRES

OBJETIVOS

Para realizar el diseño de un circuito integrado se requiere conocer la metodología de análisis y síntesis de circuitos destinados a la integración monolítica. Esta debe estar acompañada de un sólido conocimiento de las tecnologías utilizadas en los procesos de fabricación, lo cual es esencial tanto para aprovechar las ventajas inherentes como para sortear los obstáculos y limitaciones que impone la integración.

Para la realización de los trabajos prácticos se utilizan programas de CAD que permiten realizar el diseño de los circuitos, simular la operación para verificar su funcionamiento y generar las máscaras de fabricación.

La tecnología CMOS es la más difundida y relevante de la actualidad. En la materia se estudia el diseño de circuitos integrados CMOS. Específicamente el funcionamiento de los circuitos digitales elementales como compuertas y flip-flops. También se aborda el diseño de circuitos analógicos como amplificadores operacionales, referencias de tensión/corriente, y circuitos de señal mixta como comparadores y conversores de datos. Finalmente se introduce el diseño de sensores CMOS para aplicaciones específicas.

CONTENIDOS MÍNIMOS

-

PROGRAMA SINTÉTICO

- TECNOLOGIA Y FABRICACION DE CIRCUITOS INTEGRADOS
- DISPOSITIVOS CMOS
- DISEÑO FISICO
- EL INVERSOR CMOS
- CIRCUITOS DIGITALES CMOS
- CIRCUITOS ANALÓGICOS
- MEMORIAS
- CONVERSORES DE DATOS

PROGRAMA ANALÍTICO

1. TECNOLOGIA Y FABRICACION DE CIRCUITOS INTEGRADOS

- Características del silicio y del óxido de silicio
- Fotolitografía
- Implante/difusión de dopantes
- Fabricación de transistores bipolares
- Fabricación de transistores MOS

2. DISPOSITIVOS CMOS

- Juntura MOS y tensión umbral
- MOSFETs: modelos analíticos y empíricos
- Dimensionamiento de los dispositivos

3. DISEÑO FISICO

- Reglas de diseño
- Programas de diseño
- Validación y verificación

4. EL INVERSOR CMOS

- Velocidad de propagación
- Potencia y máxima frecuencia
- Oscilador en anillo
- Circuitos de interfaz

5. CIRCUITOS DIGITALES CMOS

- Lógica combinatorial
- Dimensionamiento y velocidad de propagación
- Lógicas dinámicas
- Circuitos secuenciales
- Análisis temporal y sincronización
- Máxima velocidad de operación

6. CIRCUITOS ANALOGICOS

- Referencias de corriente y tensión
- Amplificadores operacionales CMOS

- Técnicas para diseño físico analógico
- Circuitos no lineales

7. MEMORIAS

- Arquitecturas de memorias aleatorias
- Memoria ROM. EPROM, EEPROM y FLASH
- Celda RAM estática y dinámica
- Amplificadores de sensado.

8. CONVERSORES DE DATOS

- Generalidades de conversores de datos.
- Conversores Digital-Analógico.
- Conversores Analógico-Digital.
- Modulador Sigma-Delta.

BIBLIOGRAFÍA

- "Digital Integrated Circuits," J.M. Rabaey, Ed. Prentice-Hall.
"CMOS Circuit Design, Layout, and Simulation" R.J. Baker, Ed. Wiley.
"CMOS Analog Circuit Design," P. Allen, D. Holberg, Ed. Oxford.
"DEEP SUB-MICRON CMOS CIRCUIT DESIGN," Sicard, Bendhia, Ed. Brooks-Cole.
"Device Electronics for Integrated Circuits", R.S. Muller, T.I. Kamins, Ed. Wiley.

RÉGIMEN DE CURSADA

Metodología de enseñanza

El curso se dicta en 2 clases semanales de 3 horas de duración cada una. Cada semana se realizaran trabajos prácticos individuales de aplicación de los temas tratados, donde se analizan y discuten los circuitos electrónicos que luego son simulados. En ciertos casos el estudiante debe diseñar las máscaras de fabricación. Los trabajos prácticos son obligatorios y el informe tiene fecha de entrega preestablecida.

Modalidad de Evaluación Parcial

La evaluación parcial se realiza durante la octava semana de clases, y consiste en la resolución de problemas relacionados con los trabajos prácticos con vencimiento anterior a la fecha del examen.

CALENDARIO DE CLASES

Semana	Temas de teoría	Resolución de problemas	Laboratorio	Otro tipo	Fecha entrega Informe TP	Bibliografía básica
<1> 11/03 al 16/03	Características del silicio y del óxido de silicio. Fotolitografía. Difusión e implante de impurezas. Fabricación de transistores bipolares.	Cálculo de tiempos y temperaturas para crecimiento de SiO ₂ . Cálculo de energías y rangos de penetración en implante de iones.				Device Electronics for Integrated Circuits, R.S. Muller, T.I. Kamins, Ed. Wiley.
<2> 18/03 al 23/03	Fabricación de MOSFET. Bandas de energía en el semiconductor.	Flow-chart fabricación del MOSFET.				Device Electronics for Integrated Circuits, R.S. Muller, T.I. Kamins, Ed. Wiley.
<3> 25/03 al 30/03	Capacitor MOS. Tensión de inversión. MOSFET. Tensión umbral.	Curvas características del MOSFET. Corte, triodo y saturación. Modelo de pequeña señal.	Modelo de SPICE del MOSFET. Simulación de las curvas características.		14 días después	Device Electronics for Integrated Circuits, R.S. Muller, T.I. Kamins, Ed. Wiley.
<4> 01/04 al 06/04	Reglas de diseño. Programas de diseño. Validación y verificación.	Discusión sobre el proceso CMOS a utilizar durante el curso.	Uso de programa de CAD para el diseño físico de las máscaras.			Manual de SPICE
<5> 08/04 al 13/04	INVERSOR CMOS. Tiempo de propagación. Potencia y máxima frecuencia. Oscilador en anillo.	Cálculo del tiempo de propagación. Dimensionamiento. El inversor como buffer.	Generación de las máscaras del inversor mediante programa CAD.		14 días después	Digital Integrated Circuits, J.M.Rabaey CMOS Circuit Design, Sicard & Bendhia
<6> 15/04 al 20/04	CIRCUITOS CMOS COMBINACIONALES. Lógica estática. Dimensionamiento y velocidad de propagación. Estimación de la potencia y máxima frecuencia.	Cálculo de tiempos de propagación.	Síntesis de compuertas en lógica combinacional CMOS.			Digital Integrated Circuits, J.M.Rabaey CMOS Circuit Design, Sicard & Bendhia
<7> 22/04 al 27/04	CIRCUITOS CMOS COMBINACIONALES. Lógica CMOS de llaves. Lógica CMOS dinámica.	Cálculo de tiempos de propagación.	Síntesis de compuertas en lógica de llaves CMOS. Síntesis de compuertas en lógica dinámica CMOS.		14 días después	Digital Integrated Circuits, J.M.Rabaey CMOS Circuit Design, Sicard & Bendhia
<8> 29/04 al 04/05	CIRCUITOS CMOS SECUENCIAL	Tiempos característicos: hold, set-up	Síntesis de Latches y FFs.			Digital Integrated Circuits,

Semana	Temas de teoría	Resolución de problemas	Laboratorio	Otro tipo	Fecha entrega Informe TP	Bibliografía básica
	ES. Latch. Flip-Flop.	y clock to Q. Determinación de la máxima frecuencia de operación.				J.M.Rabaey CMOS Circuit Design, Sicard & Bendhia
<9> 06/05 al 11/05	CIRCUITOS ANALÓGICOS LINEALES. Referencias de corriente y tensión. Amplificadores operacionales.	Diseño de OPAMPs y referencias de corriente/tensión.	Técnicas diseño analógico.			CMOS Circuit Design, Layout, and Simulation, R.J. Baker, Ed. Wiley. CMOS Analog Circuit Design, P. Allen, D. Holberg, Ed. Oxford.
<10> 13/05 al 18/05	CIRCUITOS ANALÓGICOS NO LINEALES. Comparadores. Osciladores. PLLs.	Diseño de comparadores y osciladores.	Técnicas diseño analógico.		14 días después	CMOS Circuit Design, Layout, and Simulation, R.J. Baker, Ed. Wiley. CMOS Analog Circuit Design, P. Allen, D. Holberg, Ed. Oxford.
<11> 20/05 al 25/05	MEMORIAS. Direccionaliento. Celda SRAM. Celda DRAM. Amplificador de sensado.	Calculo del tiempo de lectura y escritura.	Diseño proyecto final.			CMOS Circuit Design, Layout, and Simulation, R.J. Baker, Ed. Wiley. CMOS Analog Circuit Design, P. Allen, D. Holberg, Ed. Oxford.
<12> 27/05 al 01/06	MEMORIAS. EPROM. E2PROM. FLASH.	Calculo del tiempo de lectura y escritura. Cálculo del tiempo de borrado.	Diseño proyecto final.			CMOS Circuit Design, Layout, and Simulation, R.J. Baker, Ed. Wiley. CMOS Analog Circuit Design, P. Allen, D. Holberg, Ed. Oxford.
<13> 03/06 al 08/06	CONVERSORES DIGITAL-ANALÓGICO. Divisor resistivo. Array resistivo. R-2R. Divisor capacitivo.	Discusión sobre resolución, linealidad, offset, ganancia, ruido y velocidad de operación.	Diseño proyecto final.		14 días después	CMOS Circuit Design, Layout, and Simulation, R.J. Baker, Ed. Wiley. CMOS Analog Circuit Design, P. Allen, D.

Semana	Temas de teoría	Resolución de problemas	Laboratorio	Otro tipo	Fecha entrega Informe TP	Bibliografía básica
	Array de fuentes de corriente.					Holberg, Ed. Oxford.
<14> 10/06 al 15/06	CONVERSOR ANALOGICO-DIGITAL. Flash. SAR. Pipeline.	Discusión sobre resolución, linealidad, offset, ganancia, ruido y velocidad de operación.	Diseño proyecto final.			CMOS Circuit Design, Layout, and Simulation, R.J. Baker, Ed. Wiley. CMOS Analog Circuit Design, P. Allen, D. Holberg, Ed. Oxford.
<15> 17/06 al 22/06	CONVERSOR DE SOBREMUESTREO. Circuitos con capacitores conmutados. Integrador con capacitores conmutados. Modulación Sigma-Delta. Conversor SD de primer y segundo orden.	Discusión sobre diseño de circuitos con capacitores conmutados.	Diseño proyecto final.			CMOS Circuit Design, Layout, and Simulation, R.J. Baker, Ed. Wiley. CMOS Analog Circuit Design, P. Allen, D. Holberg, Ed. Oxford.
<16> 24/06 al 29/06	Clase de temas especiales (sensores CMOS) / Recuperación / Consultas.	Clase de Consulta.	Diseño proyecto final.			CMOS Circuit Design, Layout, and Simulation, R.J. Baker, Ed. Wiley. CMOS Analog Circuit Design, P. Allen, D. Holberg, Ed. Oxford.

CALENDARIO DE EVALUACIONES

Evaluación Parcial

Oportunidad	Semana	Fecha	Hora	Aula
1º	8			
2º	10			
3º	12			
4º				
Otras observaciones				